

74510

# Integroidut Digitaalipiirit

Tentti 19.5.2005

**Älä löpertele - pisteitä ei jaeta viivottimella! Jaossa olevien pisteiden määrä heijastelee kaivattua perusteellisuuden astetta.**

- Suunnittele transistoritasolla full-adderin summasignaalin (A,B,C  $\rightarrow$  S) komplementääri-CMOS-toteutus. (2 p)
  - Ripple-carry -yhteenlaskupiirin toimintaperiaate lohkokatasolla. Haitat? Hyödyt? (2 p)
  - Mitä ovat P- ja G-signaalit yhteenlaskupiireissä? (2 p)
- CMOS-invertterin kytkentä, esimerkki-layout, toiminta ja ominaisuudet. (6 p)
- Latch-up CMOS-piireissä. (6 p)
- Mitkä kaksi termiä määrittävät datan ja kellon keskinäisen ajoituksen rekisterille? (2 p)
  - Miten koodaus voi nopeuttaa datan etenemistä väylällä? (2 p)
  - Anna esimerkki Elmore -viiveen laskennasta. (2 p)

Same in English:

**Answer shortly - save us both from *pointless* work! The required thoroughness is reflected by the number of available points per question.**

- Design the sum-signal generation (A,B,C  $\rightarrow$  S) for a full-adder at transistor-level using complementary-CMOS circuit. (2 p)
  - The operating principle of a ripple-carry-adder at structural level. Benefits? Drawbacks? (2 p)
  - What are the P- and G-signals in adders? (2 p)
- a) The schematics, sample layout, operation and characteristics of a CMOS inverter. (6 p)
- a) Latch-up in CMOS circuits. (6 p)
- Which two terms define the relationship between data and clock timing for a register? (2 p)
  - How can coding speed up data transmission on a bus? (2 p)
  - An example of Elmore delay calculation. (2 p)

12 p = 1, 15 p = 2, 17 p = 3, 20 p = 4, 22 p = 5